

## **Extracts from SU 1117677**

**A.** The invention relates to the field of automatics, telemechanics and computer engineering. It also can be used in multichannel data communication systems.

From the prior art known is a device for information acquisition. This device comprises a control unit, sensors, distributor, decoders and communication unit.

According to this device, all the sensors (both sensors having changed state and sensors having unchanged state) are polled sequentially in order to select the required sensors. As a result, the operating speed of the device is not very high. Besides, this device cannot provide the selective mode of polling the sensors in groups, in accordance with their predefined types or characteristics.

**B.** The device according to SU 1117677 comprises a control input 1, first OR-element 2, counter 3, memory unit 4, first delay element 5, sensors 6, first group of AND-elements 7, second group of AND-elements 8, priority unit 9, second device input 10, first 11, second 12 and third 13 registers, integrator 14, first comparator unit 16, second comparator units 15, AND-NOT-element 17, first pulse former 19, second pulse formers 18, pulse generator 20, AND-element 21, trigger 22, second delay element 23, second OR-element 24 and third group of AND-elements 25.

**C.** The device according to SU 1117677 operates as follows.

In order to switch the device into the initial position, the common reset signal is applied to the input 10. This signal converts the counter into 0-position and sets trigger 22 and registers 11 – 13 also into 0-position via the OR-element 24. The pulse start-signal is applied to the input 1. This signal propagates through the OR-element 2 and enters a complementing input of the counter 3. An address code is being established in the counter 3, which code afterwards is supplied to address inputs of the memory unit 4. A program for input of information from the sensors is stored in the memory unit 4. More specifically, for each address two codes are saved in the memory unit – type code (feature code) and code of a number of polled sensors of a given type. When a signal from the output of the OR-element 2 comes to a control input of the memory unit 4 via the delay element 5, the information starts to read-out from the memory unit 4. Simultaneously, the code of a number of polled sensors of a given type is being recorded into the register 12 from the memory unit 4, which code afterwards is applied to first inputs of the comparator unit 16, and the sensor type code is being recorded into the register 11, which code is supplied from its outputs to second inputs of the comparator units 15. The sensor type codes enter first inputs of corresponding comparator units 15. All the sensors of a given type are selected from the whole quantity of sensors by means of the comparator units 15. If codes on the

both inputs of the comparator units 15 are equal, these units become triggered. Signals from the triggered comparator units 15 enter first inputs of the corresponding AND-elements 7. Once the code has been supplied from the output of the register 12 to the inputs of the comparator unit 16, a signal is received from the output of the comparator unit 16 and the AND-NOT-element 17 starts to open. At the same time, from the zero outputs of the register 13 and from the output of the AND-NOT-element 17 enabling potentials are applied to second and third inputs of the AND-elements 7. Thus, AND-elements 7 selected by the comparator units 15 are open and signals from their outputs are applied to the inputs of the priority unit 9. When signals are supplied to inputs of the priority unit 9 in parallel, the corresponding signals appear on its outputs at initial time and enter first outputs of the corresponding AND-elements 8. However, all the AND-elements are in the closed position, because the pulse generator 20 is shut off. Once the transient processes are finished, a signal at the control output of the priority unit 9 and a signal at only one other output of this unit 9, which output corresponds to the input with high priority, are arisen. The signal from the control output of the unit 9 is applied to first input of the AND-element 21 and to second input of the AND-element 21 via the delay element 23. Delay time of the element 23 is adapted with the duration of transient processes in the priority unit 9. Element 21 becomes open with said delay time, sets the trigger 22 into 1-position and switches on the pulse generator 20. The trigger 22 makes the AND-NOT-element 17 ready to be closed. By means of first pulse of the generator 20 the corresponding AND-element 8 becomes open, which element 8 has been made ready to be opened by means of a signal from the output of the priority unit 9. By means of the signal from the output of the AND-element 8 the corresponding AND-element 25 becomes open, information from the corresponding sensor 6 is supplied to second input of this element 25. From the output of the AND-element 25 this information is supplied to an external processing and registration device. Time for selecting information from the sensor 6 is defined on the basis of duration of a pulse from the generator 20, which duration can be set with time of information processing taken into account. Once this pulse is over, a corresponding former 18 forms a pulse setting a corresponding bit of the register 13 into 1-position. This bit terminates an enabling signal from second input of a corresponding AND-element 7, which element is being closed. At the same time, the signal from the next triggered AND-element 7 receives the output priority in the priority unit, and this process is being repeated. The integrator 14 receives signals from direct inputs of triggered bits of the register 13 and determines the number of polled sensors of a given type. Code of this number is supplied to second inputs of the comparator unit 16. If the codes on the inputs of the comparator unit 16 are identical, i.e. the number is equal to a number of polled sensors of a given type, a signal is arisen on the output of the comparator unit 16. The AND-NOT-element 17 is closed by this signal. Simultaneously, all other triggered

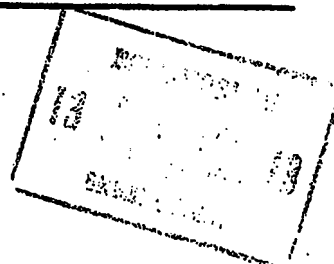
AND-elements 7 are closed and the pulse former 19 forms a pulse in accordance with a trailing edge of the signal from the output of the AND-NOT-element 17. Once all the triggered AND-elements 7 are closed, all input signals from the inputs of the priority unit 9 and a signal from its control output are obtained. The control output makes the AND-element 21 closed, converts the pulse generator into OFF-position, and receives signal from the 1-input of the trigger 22. A pulse from the output of the former 19 is supplied via the OR-element 2 to the complementing input of the counter 3, wherein the next address for reading information from the memory unit 4 is established. This pulse propagates through the OR-element 24 and zeroizes the trigger 22 and registers 11 – 13. At the same time, data of sensors (type and quantity) are read from the memory unit 4 into the registers 11 and 12, which data are necessary to receive information from the next group of sensors. Farther, the device operates in the same way.

**D.** Thus, the proposed device allows to implement selective information acquisition from sensors, which number and type are set by a program. Information acquisition is implemented without necessity to perform subsequent polling of all sensors. As a result, time for information acquisition is reduced and operation speed of the device is increased.



ГОСУДАРСТВЕННЫЙ КОМИТЕТ СССР  
ПО ДЕЛАМ ИЗОБРЕТЕНИЙ И ОТКРЫТИЙ

# ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ



(21) 3613411/24

(22) 29.06.83

(46) 07.10.84 Бюл. № 37

(72) Л.В.Друзь и Ю.П.Рукоданов

(53) 621.398(088.8)

(56) 1. Авторское свидетельство СССР  
№ 625227, кл. G 08 C 15/06, 1977.

2. Авторское свидетельство СССР  
№ 785885, кл. G 08 C 15/06, 1980  
(прототип).

(54)(57) МНОГОКАНАЛЬНОЕ УСТРОЙСТВО  
ДЛЯ СБОРА ИНФОРМАЦИИ, содержащее  
датчики, первую группу элементов  
И, первый элемент ИЛИ, о т л и -  
ч а ю щ е е с я тем, что, с целью  
повышения быстродействия устройства,  
в него введены вторая и третья груп-  
пы элементов И, блоки сравнения,  
блок приоритета, первый, второй и  
третий регистры, блок памяти, триг-  
гер, сумматор, генератор импуль-  
сов, счетчик, первый и второй эле-  
менты задержки, формирователи им-  
пульсов, элементы И, ИЛИ, И-НЕ, пер-  
вый и второй входы устройства соеди-  
нены соответственно с первыми входа-  
ми первого элемента ИЛИ и счетчика  
и второго элемента ИЛИ, выход перво-  
го элемента ИЛИ подключен к вторым  
входам второго элемента ИЛИ и счет-  
чика и через первый элемент задерж-  
ки к первому входу блока памяти,  
выходы счетчика соединены с соответ-  
ствующими вторыми входами блока  
памяти, первые выходы которого сое-  
динены с соответствующими первыми  
входами первого регистра, вторые  
выходы блока памяти подключены к  
соответствующим первым входам вто-  
рого регистра, выходы которого сое-  
динены с соответствующими первыми

входами первого блока сравнения,  
выход которого подключен к первому  
входу элемента И-НЕ, выход которого  
соединен с первыми входами элемен-  
тов И первой группы, и через первый  
формирователь импульсов к второму  
входу первого элемента ИЛИ, выход  
первого регистра соединен с первы-  
ми входами вторых блоков сравнения,  
вторые входы которых соединены с  
первыми выходами датчиков, выходы  
вторых блоков сравнения подключены  
к вторым входам соответствующих  
элементов И первой группы, выходы  
которых соединены с соответствующи-  
ми входами блока приоритета, первые  
выходы которого подключены к пер-  
вым входам элементов И второй  
группы, а второй выход соединен с  
первым входом элемента И и через вто-  
рой элемент задержки с вторым вход-  
ом элемента И, выход которого че-  
рез генератор импульсов подключен  
к вторым входам элементов И второй  
группы, выходы которых соединены  
с первыми входами элементов И тре-  
тьей группы и через вторые формиро-  
ватели импульсов с первыми входами  
третьего регистра, вторые входы ко-  
торого подключены к второму входу  
второго регистра, к второму входу пер-  
вого регистра, к первому входу триг-  
гера, и к выходу второго элемента  
ИЛИ, выход элемента И соединен с вто-  
рым входом триггера, выход которого  
подключен к второму входу элемента  
И-НЕ, прямые выходы третьего регист-  
ра соединены с входами сумматора, а  
инверсные выходы подключены к тре-  
тьим входам соответствующих элемен-  
тов И первой группы, выходы суммато-

ра соединены с вторыми входами первого блока сравнения, вторые выходы датчиков подключены к вторым входам

элементов II третьей группы, выходы которых соединены с соответствующими выходами устройства.

Изобретение относится к автоматике, телемеханике и вычислительной технике и может найти применение в многоканальных системах передачи и приема информации.

Известно устройство для сбора информации, содержащее блок управления, датчики, распределитель, дешифраторы, блок связи [1].

Недостаток устройства заключается в том, что в нем требуется последовательный опрос всех датчиков, как изменившихся, так и неизменившихся свое состояние, для выборки требуемых датчиков, что увеличивает время выборки и снижает быстродействие устройства. Кроме того, устройство не обеспечивает выборочный групповой опрос датчиков по заданным их типам или признакам.

Наиболее близким к изобретению является устройство для сбора информации, содержащее датчики, первую группу элементов II, элемент ИЛИ [2].

Недостаток известного устройства заключается в том, что оно не обеспечивает ввод информации с датчиков выборочно, например с заданного числа однотипных датчиков (датчиков одинакового назначения), из всей совокупности датчиков, контролируемых состояние объектов. Такой выборочный отбор информации от однотипных датчиков необходим, например, для контроля состояния системы, состоящей из однотипных объектов, по какому-либо одному из параметров, который контролируется соответствующим датчиком у каждого объекта, в дискретные моменты времени выполняемого технологического процесса. Невозможность выполнить это в известном устройстве увеличивает время поиска требуемых датчиков для опроса и тем самым снижает оперативность сбора информации.

Цель изобретения - повышение быстродействия устройства.

Поставленная цель достигается тем, что в многоканальное устройство для сбора информации, содержащее датчики, первую группу элементов II, первый элемент ИЛИ, введены вторая и третья группы элементов II, блоки сравнения, блок приоритета, первый, второй и третий регистры, блок памяти, триггер, сумматор, генератор импульсов, счетчик, первый и второй элементы задержки, формирователи импульсов, элементы И, ИЛИ, И-НЕ, первый и второй входы устройства соединены соответственно с первыми входами первого элемента ИЛИ и счетчика и второго элемента ИЛИ, выход первого элемента ИЛИ подключен к вторым входам второго элемента ИЛИ и счетчика и через первый элемент задержки к первому входу блока памяти, выходы счетчика соединены с соответствующими вторыми входами блока памяти, первые выходы которого соединены с соответствующими первыми входами первого регистра, вторые входы блока памяти подключены к соответствующим первым входам второго регистра, выходы которого соединены с соответствующими первыми входами первого блока сравнения, выход которого подключен к первому входу элемента И-НЕ, выход которого соединен с первыми входами элементов II первой группы, и через первый формирователь импульсов к второму входу первого элемента ИЛИ, выход первого регистра соединен с первыми входами вторых блоков сравнения, вторые входы которых соединены с первыми выходами датчиков, выходы вторых блоков сравнения подключены к вторым входам соответствующих элементов II первой группы, выходы которых соединены с соответствующими входами блока приоритета, первые выходы которого подключены к первым входам элементов II второй группы, а второй выход соединен с первым входом элемента И и через второй элемент задержки с вто-

рым входом элемента И, выход которого через генератор импульсов подключен к вторым входам элементов И второй группы, выходы которых соединены с первыми входами элементов И третьей группы и через вторые формирователи импульсов с первыми входами третьего регистра, вторые входы которого подключены к второму входу второго регистра, к второму входу первого регистра, к первому входу триггера и к выходу второго элемента ИЛИ, выход элемента И соединен с вторым входом триггера, выход которого подключен к второму входу элемента И-НЕ, прямые выходы третьего регистра соединены с входами сумматора, а инверсные выходы подключены к третьим входам соответствующих элементов И первой группы, выходы сумматора соединены с вторыми входами первого блока сравнения, вторые выходы датчиков подключены к вторым входам элементов И третьей группы, выходы которых соединены с соответствующими выходами устройства.

На чертеже изображена блок-схема предлагаемого устройства.

Устройство содержит управляющий вход 1, первый элемент ИЛИ 2, счетчик 3, блок 4 памяти, первый элемент 5 задержки, датчики 6, первую группу элементов И 7, вторую группу элементов И 8, блок 9 приоритета, второй вход 10 устройства, первый 11, второй 12 и третий 13 регистры, сумматор 14, вторые блоки 15 сравнения, первый блок 16 сравнения, элемент И-НЕ 17, вторые формирователи 18 импульсов, первый формирователь 19 импульсов, генератор 20 импульсов, элемент И 21, триггер 22, второй элемент 23 задержки, второй элемент ИЛИ 24, третью группу элементов И 25.

Устройство работает следующим образом.

Для установки в исходное состояние по входу 10 подается сигнал общего сброса, который устанавливает в нулевое положение счетчик 3 и через элемент ИЛИ 24 триггер 22 и регистры 11-13. По входу 1 в устройство поступает импульсный сигнал "ПУСК", который проходит через элемент ИЛИ 2 и подается на счетный вход счетчика 3. В счетчике 3 уста-

навливается код адреса, поступающий на адресные входы блока 4 памяти. В блоке 4 памяти хранится программа ввода информации от датчиков, а именно - по каждому адресу в блоке памяти записаны два кода: код типа (признака) и код числа опрашиваемых датчиков данного типа. Считывание информации из блока 4 памяти производится сигналом, который поступает с выхода элемента ИЛИ 2 через элемент 5 задержки на управляющий вход блока 4 памяти. При этом из блока 4 памяти в регистр 12 записывается код числа опрашиваемых датчиков данного типа, который затем подается на первые входы блока 16 сравнения, а в регистр 11 - код типа датчиков, который подается с его выходов на вторые входы блоков 15 сравнения. Коды типов датчиков 6 поступают на первые входы соответствующих блоков 15 сравнения. С помощью блоков 15 сравнения выявляются все датчики данного типа из всей совокупности датчиков. При совпадении кодов на обоих входах блоков 15 сравнения, происходит их срабатывание. Сигналы с выходов сработанных блоков 15 сравнения поступают на первые входы соответствующих элементов И 7 группы. После подачи кода на входы блока 16 сравнения с выхода регистра 12 снимается сигнал с выхода блока 16 сравнения и открывается элемент И-НЕ 17. При этом на вторые и третьи входы элементов И 7 подаются разрешающие потенциалы с нулевых выходов регистра 13 и с выхода элемента И-НЕ 17. Таким образом, выбранные блоками 15 сравнения элементы И 7 открываются и сигналы с их выходов подаются на входы блока 9 приоритета. При параллельной подаче сигналов на входы блока 9 приоритета в начальный момент появляются сигналы на соответствующих его выходах, которые поступают на первые входы соответствующих элементов И 8. Однако элементы И 8 закрыты, так как отключен генератор 20 импульсов. По окончании переходных процессов в блоке 9 приоритета формируется сигнал только на одном из его выходов, соответствующем входу большего приоритета, и сигнал на управляющем выходе блока 9. Сигнал с управляющего выхода блока 9 приоритета подается на первый вход

элемента И 21 и через элемент 23 задержки на второй вход элемента И 21. Время задержки элемента 23 учитывает время окончания переходных процессов в блоке 9 приоритет. Элемент 21 открывается с указанной задержкой и устанавливает в единичное состояние триггер 22 и включает генератор 20 импульсов. Триггер 22 подготавливает к закрытию элемент И-НЕ 17. Первый импульс генератора 20 открывает соответствующий элемент И 8, подготовленный к открыванию сигналом с выхода блока 9 приоритета. Сигнал с выхода элемента И 8 открывает соответствующий элемент И 25, на второй вход которого поступает информация с соответствующего датчика 6. Эта информация с выхода элемента И 25 поступает на внешнее устройство обработки и регистрации. Время отбора информации от датчика 6 определяется длительностью импульса генератора 20, которая может быть задана с учетом времени обработки информации. По окончании этого импульса соответствующий формирователь 18 блока по заднему фронту формирует импульс, который устанавливает в единичное состояние соответствующий разряд регистра 13. Этот разряд снимает разрешающий сигнал с второго входа соответствующего элемента И 7, который закрывается. При этом в блоке 9 приоритета, приоритет на выход получает сигнал с выхода следующего сработавшего элемента И 7, и описанный процесс повторяется. Сумматор 14, на входы которого поступают сигналы с прямых выходов сработавших разрядов регистра 13, определяет число опрошенных датчи-

ков данного типа. Код этого числа подается на вторые входы блока 16 сравнения. При совпадении кодов на входах блока 16 сравнения, т.е. при равенстве заданного числа и числа опрошенных датчиков данного типа, на выходе блока 16 сравнения формируется сигнал, который закрывает элемент И-НЕ 17. При этом закрываются все остальные сработавшие элементы И 7, а формирователь 19 импульса формирует по заднему фронту сигнала, сброшенного с выхода элемента И-НЕ 17, импульс. После закрывания всех сработавших элементов И 7 снимаются все входные сигналы с входов блока 9 приоритета, и соответственно, сигнал с его управляющего выхода, который закрывает элемент И 21, отключает генератор 20 импульсов и снимает сигнал с единичного входа 22 триггера. Импульс с выхода формирователя 19 поступает через элемент ИЛИ 2 на счетный вход счетчика 3, в котором устанавливается следующий адрес считывания информации из блока 4 памяти, и через элемент ИЛИ 24 обнуляет триггер 22, регистры 11-13 и считывает из блока 4 памяти в регистры 11 и 12 данные (тип и количество) о датчиках, необходимые для сбора информации со следующей группы датчиков. В дальнейшем устройство работает аналогично описанному выше.

Предлагаемое устройство для сбора информации позволяет производить выборочный сбор информации от программно заданного числа датчиков заданного типа без последовательного перебора всей совокупности датчиков, что сокращает время сбора информации и повышает быстродействие.

Корректор В.Синицкая

### Подписное

Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4